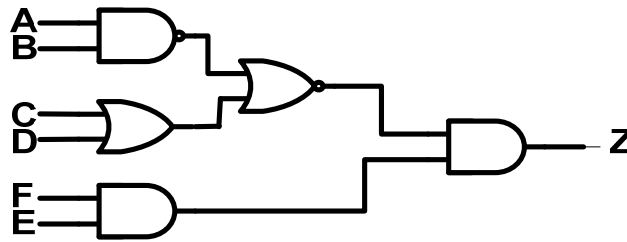


ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ

ΝΟΕΜΒΡΙΟΣ 2009

ΘΕΜΑ 1

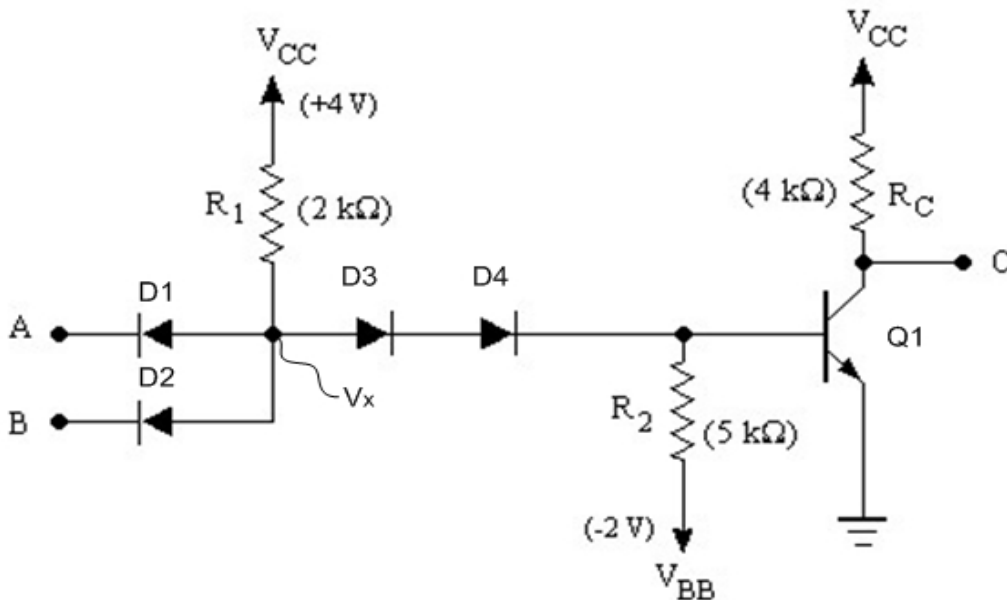
Σχεδιάστε σε επίπεδο transistor την λογική συνάρτηση του Σχ.1, για στατική CMOS, δυναμική λογική, ψεύδο-ημος και για λογική με πύλες διάδοσης.



Σχήμα 1

ΘΕΜΑ 2

Υπολογίστε το fan-out της πύλης DTL στο Σχ.2, καθώς και ποιες είναι και πως προκύπτουν οι τιμές V_{IH} και V_{IL}



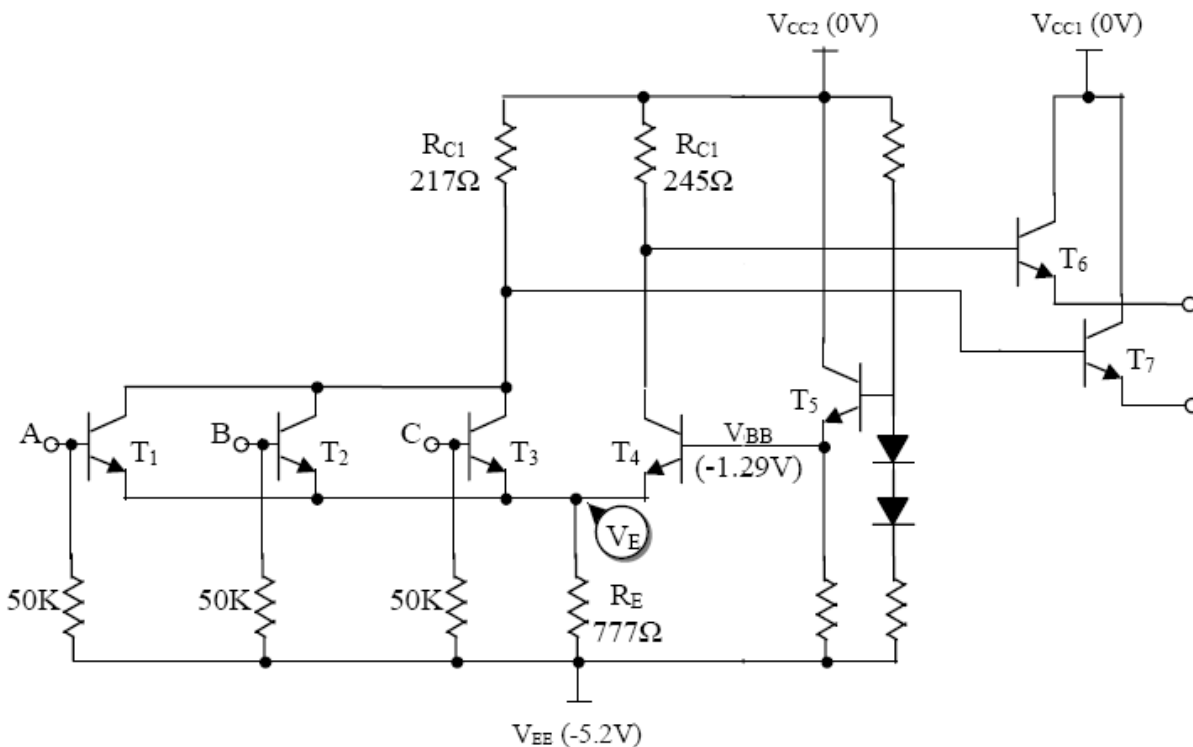
Σχήμα 2

ΘΕΜΑ 3

- A) Περιγράψτε τις περιοχές των τρανζίστορ BJT και FET (συνθήκες και τι ισχύει σε κάθε περιοχή για ρεύματα και τάσεις).
B) Σε ποιες περιοχές λειτουργούν τα BJT τρανζίστορ στα αναλογικά κυκλώματα και σε ποιες στα ψηφιακά; Εξηγήστε τι ακριβώς συμβαίνει σε κάθε περίπτωση
Γ) Ποια η διαφορά της περιοχής του κόρου στα BJT τρανζίστορ και στα FET;

ΘΕΜΑ 4

- A) Σε ποια λογική οικογένεια ανήκει το κύκλωμα του Σχ.3 και ποιες οι λογικές συναρτήσεις που παράγονται στην έξοδο του;
B) Από ποιά τρία στάδια αποτελείται αυτό το κύκλωμα, εξηγήστε σύντομα την λειτουργία του καθενός σταδίου, καθώς και τον συνολικό τρόπο λειτουργίας του κυκλώματος αυτού.
Γ) Σε ποιες περιοχές δουλεύουν τα τρανζίστορ και ποιες οι διαφορές σε σχέση με τα τρανζίστορ της οικογένειας TTL.
Δ) Ποιο το κύριο πλεονέκτημα αυτού του κυκλώματος και σε ποιο ιδιαίτερο υποκύκλωμα-στάδιο αυτό οφείλεται; Πως λειτουργεί γενικά αυτό το υπό-κύκλωμα; Εξηγήστε αναλυτικά τι συμβαίνει και δικαιολογήστε την υπεροχή του κυκλώματος αυτού; Σχολιάστε τα noise margins αυτού του κυκλώματος και τι συμβαίνει με τον θόρυβο;



Σχήμα 3