

ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ Η/Υ ΚΑΙ ΠΛΗΡΟΦΟΡΙΚΗΣ

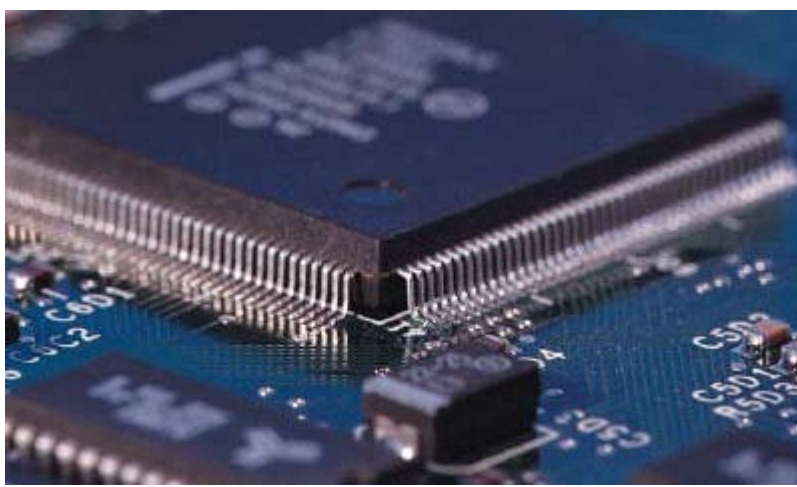
ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΑΤΡΩΝ

Δεύτερο Σειτ

Φροντιστηριακών ασκήσεων

Ψηφιακών Ηλεκτρονικών

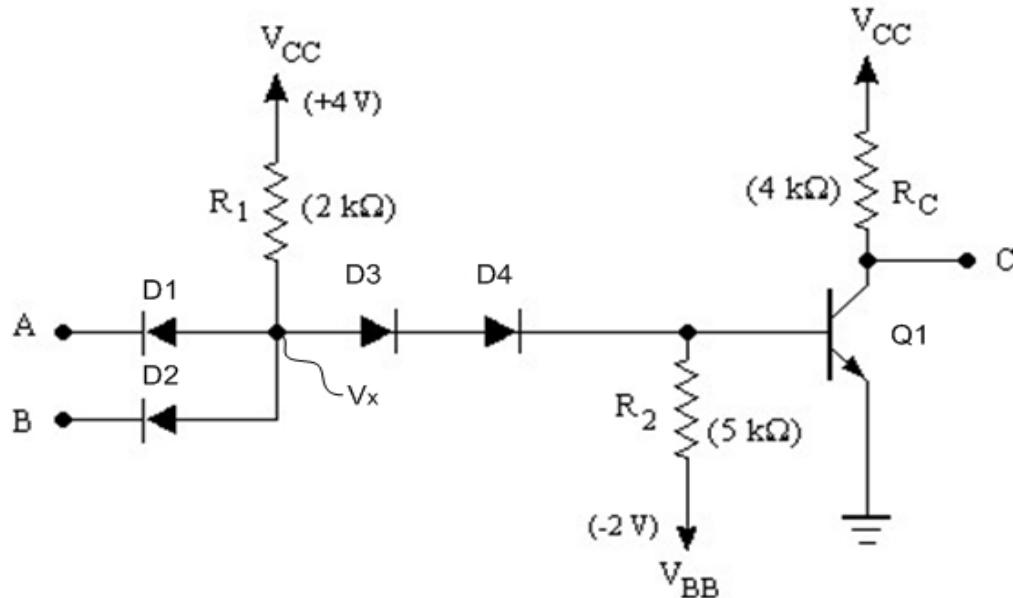
Δρ. Χ. Μιχαήλ



Πάτρα, 2009

ΑΣΚΗΣΗ 1

Αναλύστε τι ισχύει για την πύλη DTL του Σχ.1, ανάλογα με της διάφορες λογικές τιμές των εισόδων A και B. ($\beta=50$)



Σχ.1

Έστω ότι η είσοδος A είναι σε είσοδο “low” τότε είναι λογικό να υποθέσουμε ότι η είσοδος D1 άγει, οπότε αυτή εμφανίζει πτώση τάσης 0,7 Volt.

Με KVL προκύπτει ότι είναι:

$$V_A + V_{D1} = V_X \quad (1)$$

Υποθέτουμε ότι είσοδο “low” αντιστοιχεί σε τάση εισόδου 0 Volt, οπότε $V_A = 0$ Volt.

Έτσι η (1) δίνει $V_X = V_{D1} = 0,7$ Volt.

Οι δίοδοι D3 και D4 φαίνεται να έχουν θετικότερη τάση στην άνοδο τους από ότι στην κάθοδο τους λόγω του τρόπου σύνδεσης και της τιμής του V_X που βρήκαμε. Άρα είναι λογική υπόθεση ότι αυτές άγουν και μάλιστα εμφανίζουν όπως είναι γνωστό πτώση τάσης 0,7 Volt η κάθε μία στα άκρα τους. Έτσι η τάση στην κάθοδο της D4 (άκρο της R2) ισούται με -0,7 Volt. (KVL)

Άρα η βάση του BJT βρίσκεται σε τάση -0,7 Volt και ο εκπομπός του σε τάση 0 Volt, που σημαίνει ότι το BJT βρίσκεται στην αποκοπή και δεν ρέει ρεύμα στον συλλέκτη του BJT. Οπότε η τάση εξόδου του κυκλώματος είναι σε λογικό “high” και ίσο με την τάση τροφοδοσίας οπότε

$$U_o = V_c = V_{CC} = 4 \text{ Volt.}$$

Η πιο πάνω ανάλυση προκύπτει εάν οποιαδήποτε από της εισόδους A ή B βρίσκεται σε τιμή “low”, αφού σε αυτή την περίπτωση η αντίστοιχη διόδος θα άγει, και λόγω της πτώσης τάσης θα είναι $V_X=0,7$ Volt, οπότε η ανάλυση είναι ίδια με την προηγηθείσα.

Έστω τώρα ότι οι εισοδοί A και B είναι σε είσοδο “ high ” τότε είναι λογικό να υποθέσουμε ότι οι διόδοι D1 και D2 δεν άγουν. Οι διόδοι D3 και D4 φαίνεται να έχουν θετικότερη τάση στην άνοδο τους από ότι στην κάθοδο τους λόγω του τρόπου σύνδεσης τους στο κύκλωμα.

Σε σχέση με την V_{CC} που τροφοδοτεί της διόδους, και την συνολική πτώση τάσης 1,4 Volt πάνω στις δύο διόδους, μπορούμε να υποθέσουμε ότι ρέει ρεύμα από της διόδους και ότι η τάση στην βάση του BJT θα είναι σε τάση που θα το φέρει σε κατάσταση αγωγής. Αυτός σημαίνει λοιπόν ότι

$$V_{B,Q1} = V_{BE,Q1} = 0,7 \text{ Volt.}$$

$$V_X = V_{B,Q1} + V_{D3} + V_{D4} = V_X = 2,1 \text{ Volt.}$$

Οπότε για το ρεύμα που ρέει στις διόδους είναι:

$$I_D = I_{R1} = \frac{V_{CC} - V_X}{R1} = 0,95 \text{ mA}$$

και επίσης,

$$I_{R2} = \frac{V_{B,Q1} - (-V_{BB})}{R2} = 0,54 \text{ mA}$$

$I_D > I_{R2} \Rightarrow$ Σωστή η υπόθεση ότι υπάρχει ρεύμα βάσης και ότι το BJT άγει.

$$I_{B,Q1} = I_D - I_{R2} = 0,41 \text{ mA} \quad (\text{KCL})$$

Μένει να δούμε τώρα την περιοχή στην οποία λειτουργεί το τρανζίστορ και εάν αυτό το ρεύμα βάσης αρκεί για να οδηγηθεί το τρανζίστορ στον κόρο. Το μέγιστο ρεύμα $I_{c,max}$ στον κόρο είναι ίσο με:

$$I_{c,max} = I_{c,sat} = \frac{V_{CC} - U_{ce,sat}}{R_c} \approx 1 \text{ mA}$$

Άρα πρέπει να διερευνήσουμε την τιμή του ρεύματος βάσης I_B , σε σχέση με το $\frac{I_{c,sat}}{\beta}$ του τρανζίστορ. Από της τιμές που έχουμε υπολογίσει στο κύκλωμα μας ισχύει ότι είναι:

$$I_B > \frac{I_{c,sat}}{\beta} \text{ που σημαίνει ότι το τρανζίστορ μας λειτουργεί τον κόρο.}$$

Οπότε για την τάση εξόδου είναι,

$$U_o = V_{C,Q1} = V_{CE,sat} = 0,1 \text{ Volt.}$$

ΑΣΚΗΣΗ 2

Ποια η λογική συνάρτηση που υλοποιεί η πύλη DTL του Σχ.1 ;

Η πύλη του Σχ.1, όπως προέκυψε από την ανάλυση στην Άσκηση 1, δίνει στην έξοδο λογική τιμή '0', μόνο όταν οι είσοδοι της A και B βρίσκονται σε λογική τιμή '1', ενώ σε κάθε άλλη περίπτωση τιμών για την είσοδο, προκύπτει λογική έξοδος ίση με λογικό "1".

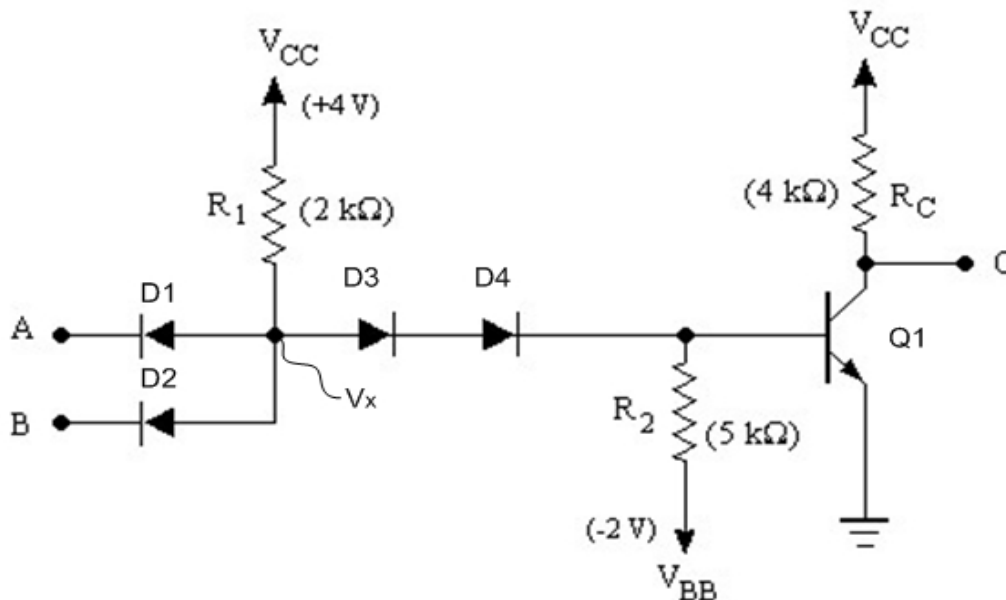
Άρα πύλη αυτή υλοποιεί την λογική συνάρτηση:

$$\text{NOT (OUT)} = A * B \Rightarrow \text{OUT} = \text{NOT (A*B)}$$

Άρα η πιο πάνω πύλη DTL είναι μια πύλη NAND.

ΑΣΚΗΣΗ 3

Για την πύλη DTL του Σχ.2 υπολογίστε το συνολικό ρεύμα σε κάθε τροφοδοσία καθώς επίσης και την κατανάλωση ισχύος της πύλης τόσο όταν η έξοδος έχει υψηλή λογική τιμή όσο και στην περίπτωση που η έξοδος έχει χαμηλή λογική τιμή. Κατόπιν βρείτε την μέση κατανάλωση ισχύος στην πύλη DTL.



Σχ.2

A) Για να βρεθεί η έξοδος σε λογικό χαμηλό τότε ,όπως αναλύθηκε, θα πρέπει οι δύο εισόδοι να βρίσκονται σε κατάσταση λογικού “1”.Σε αυτή την περίπτωση όπως αναλύθηκε οι διόδοι D1 και D2 δεν άγουν, ενώ άγουν οι διόδοι D3 και D4 ενώ το Q1 είναι στον κόρο.

$$I_{R1} = \frac{V_{CC} - V_{BESAT} - V_{D3} - V_{D4}}{R1} = \frac{4 - 0.7 - 0.7 - 0.7}{2K} = 0,95mA$$

$$I_{R2} = \frac{V_{B,Q1} - (-V_{BB})}{R2} = 0.54 \text{ mA}$$

$$I_{B,Q1} = I_D - I_{R2} = 0.41 \text{ mA}$$

Αφού Q1 είναι στον κόρο, ισχύει ότι η τάση στον συλλέκτη του τρανζίστορ αυτού θα ισούται με $V_{CE,Sat}$ ίση με περίπου 0,2 Volt ή ίση με περίπου 0,1 Volt στην περίπτωση που αυτό έχει οδηγηθεί βαθιά στον κόρο όπως στην περίπτωση αυτή (όπως φάνηκε στην Άσκηση 1).

$$I_{C,Q1} = \frac{V_{CC} - V_{CE,Sat}}{R_C} = 0,975mA$$

Αφού βρήκαμε το ρεύμα σε κάθε τροφοδοσία, εύκολα πλέον μπορεί να βρεθεί η κατανάλωση ισχύος της πύλης σε αυτή την περίπτωση κατά τα γνωστά. Δεν ξεχνούμε ότι υπάρχει και η αρνητική τροφοδοσία $-V_{BB}$, η κατανάλωση της οποίας πρέπει επίσης να ληφθεί υπόψη.

$$P_{HIGH} = V_{CC} (I_{R1} + I_{C,Q1}) + V_{BB} I_{R2} = 8,78mW$$

B) Για να βρεθεί η έξοδος σε λογικό υψηλό τότε ,όπως αναλύθηκε, θα πρέπει έστω μία εκ των δύο εισόδων να βρίσκεται σε κατάσταση λογικού “0”, οπότε και η αντίστοιχη διάδος εισόδου θα είναι ορθά πολωμένη και θα άγει.. Σε αυτή την περίπτωση θα είναι $V_x=0,7 \text{ Volt}$, οι διόδοι D3 και D4 θα άγουν ενώ το Q1 τρανζίστορ είναι στην αποκοπή.

Οπότε για το ρεύμα που ρέει στις διόδους είναι:

$$I_D = I_{R1} = \frac{V_{CC} - V_x}{R1} = 1,65 \text{ mA}$$

και επίσης,

$$I_{R2} = \frac{V_{B,Q1} - (-V_{BB})}{R2} = 0.26 \text{ mA}$$

Αφού βρήκαμε το ρεύμα σε κάθε τροφοδοσία, εύκολα πλέον μπορεί να βρεθεί η κατανάλωση ισχύος της πύλης σε αυτή την περίπτωση κατά τα γνωστά. Δεν ξεχνούμε ότι υπάρχει και η αρνητική τροφοδοσία $-V_{BB}$, η κατανάλωση της οποίας πρέπει επίσης να ληφθεί υπόψη. Υπενθυμίζουμε ότι επειδή το τρανζίστορ είναι στην αποκοπή δεν υπάρχει ρεύμα συλλέκτη.

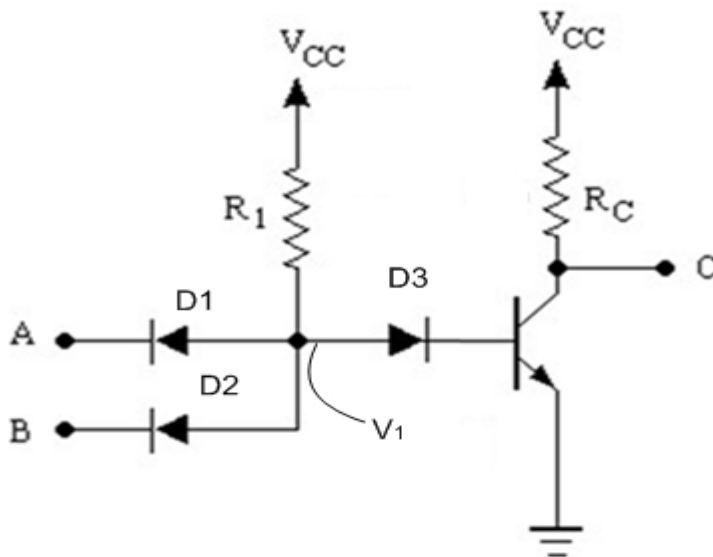
$$P_{LOW} = V_{CC}I_{R1} + V_{BB}I_{R2} = 7,12mW$$

Η μέση κατανάλωση ισχύος είναι ο μέσος όρος των δύο καταναλώσεων

$$P_m = \frac{P_{HIGH} + P_{LOW}}{2} = 7,95mW$$

ΑΣΚΗΣΗ 4

Για την πύλη DTL του Σχ.3 είναι $V_{CC} = 3,3\text{ Volt}$, $R_C = 3\text{ k}\Omega$ και $R_1 = 30\text{ k}\Omega$. Ποια είναι η ελάχιστη τιμή του β_f για την οποία το τρανζίστορ είναι στον κόρο;



Σχ.3

Η ελάχιστη τιμή του β_f είναι η τιμή η οποία οριακά οδηγεί το τρανζίστορ στον κόρο. Στην περιοχή του κόρου υπάρχει η τάση $V_{CE,Sat}$ και στην κατάσταση του οριακού κόρου ισχύει ότι αυτή ισούται με $0,2\text{ Volt}$.

Αφού θεωρήσαμε ότι το τρανζίστορ Q είναι στον κόρο προκύπτει ότι και η διόδος D3 άγει, οπότε:

$$V_1 = V_{BE,Q1} + V_D = 1,4 \text{ Volt}$$

$$V_{cc} - i_{c,max} * R_c - V_{CE,Sat} = 0 \rightarrow i_{c,max} = \frac{V_{cc} - V_{CE,Sat}}{R_c} = 1,03 \text{ mA} \quad (1)$$

Το ρεύμα βάσης που υπάρχει στον άλλο αγώγιμο δρόμο με εφαρμογή του KVL προκύπτει ότι:

$$+ 3,3 \text{ V} - i_B * R_1 = 1,4 \text{ V} \rightarrow i_B = \frac{1,9 \text{ V}}{30 \text{ K}\Omega} = 0,063 \text{ mA} \quad (2)$$

Στον κόρο γενικά ισχύει ότι $i_B \geq \frac{i_{c,max}}{\beta_F}$, και στο όριο μεταξύ ενεργού περιοχής και κόρου

είναι η τελευταία φορά που ισχύει η ισότητα. Οπότε

$$i_B \geq \frac{i_{c,max}}{\beta_F} \rightarrow \beta_F \geq \frac{i_{c,max}}{i_B} = 16,35$$

Άρα η ελάχιστη τιμή του β_F που ψάχνουμε είναι η πιο πάνω.

ΑΣΚΗΣΗ 5

Για την πύλη DTL του Σχ.2 υπολογίστε τα Noise Margins και το fan-out

Όσον αφορά τα V_{OH} και V_{OL} από την ανάλυση του κυκλώματος της πύλη DTL του Σχ.2 απορρέει ότι η έξοδος HIGH V_{OH} προκύπτει ίση με την τάση εξόδου V_{CC} , επόμενα $V_{OH} = 4$ Volt. Η τάση εξόδου LOW για V_{OL} προκύπτει όταν είναι $V_o = V_{CE,Sat}$, επόμενα $V_{OL} = 0.1$ Volt.

Για να ευρεθούν τα noise margins πρέπει να υπολογισθούν τα V_{IL} και V_{IH} . Η V_{IL} είναι η οριακή μέγιστη τάση που εμφανίζεται στην είσοδο και γίνεται αντιληπτή σαν LOW, δηλαδή στην έξοδο εμφανίζεται οριακά HIGH.

Όταν η έξοδος είναι HIGH, τότε $I_C = 0$ A και οι δίοδοι D_3 και D_4 άγουν. Όταν η έξοδος πηγαίνει προς LOW, τότε αρχίζει να άγει το τρανζίστορ BJT και εμφανίζεται ρεύμα στον συλλέκτη. Επομένως, η οριακή κατάσταση εμφανίζεται όταν το BJT οριακά ξεκινά να άγει αλλά ακόμα το ρεύμα $I_B = 0$ A. Η τάση cut-in είναι η τάση όπου το τρανζίστορ μόλις ξεκινά να άγει, αφού γεμίζει ακόμα με φορείς, οι οποίοι είναι οριακά λίγοι, και επομένως δεν μπορεί να δώσει αξιόλογο ρεύμα I_B .

Για τα BJT η τάση cut-in είναι $V_{BE,cut-in} = 0,5$ Volt. Επομένως, οριακά η τάση V_{IL} για είσοδο στο A, ομοίως ισχύει και για την είσοδο B αφού για να βρίσκεται η έξοδος HIGH πρέπει A και B να είναι LOW, υπολογίζεται ως εξής:

$$0 + V_{BE,cut-in} + V_{D4} + V_{D3} - V_{D1} = V_A$$

$$V_{Di} = 0,7 \text{ Volt}$$

→

$$V_A = 1,2 \text{ Volt}$$

$$V_{BE,cut-in} = 0,5 \text{ Volt}$$

Σύμφωνα με την ανωτέρω ανάλυση η V_A αντιστοιχεί σε είσοδο V_{IL} , άρα $V_{IL} = 1,2$ Volt.

Η V_{IH} είναι η τάση εισόδου, η οποία είναι το όριο εκείνο μέχρι το οποίο η είσοδος αναγνωρίζεται ως HIGH και στην έξοδο εμφανίζεται οριακά LOW. Οι δίοδοι D_3 και D_4 συνεχίζουν να άγουν και το τρανζίστορ BJT είναι έτοιμο να φύγει από την περιοχή του οριακού κόρου και να εισέλθει στην ενδιάμεση περιοχή της ενεργού περιοχής.

Η τάση V_{BE} που βάζει οριακά το τρανζίστορ στον κόρο είναι μεταξύ 0,7 και 0,8 Volt. Για V_{IH} άγει οριακά και η δίοδος D_1 και το V_{IH} προκύπτει από:

$$V_{IH} = -V_{D1} + V_{D3} + V_{D4} + V_{BE,ON}$$

$$V_{BE,ON} = V_{BE,ενεργός\ περιοχή} = 0,7 \text{ Volt} \quad \rightarrow \quad V_{IH} = 1,4 \text{ Volt}$$

$$V_{D1} = V_{D3} = V_{D4} = 0,7 \text{ Volt}$$

Επομένως προκύπτει ότι:

$$V_{OH} = 4 \text{ Volt}, V_{OL} = 0,1 \text{ Volt}, V_{IL} = 1,2 \text{ Volt} \text{ και } V_{IH} = 1,4 \text{ Volt.}$$

και για τα noise margins προκύπτει ότι:

$$NM_L = V_{IL} - V_{OL} = 1,2 - 0,1 = 1,1 \text{ Volt}$$

$$NM_H = V_{OH} - V_{IH} = 4 - 1,4 = 2,6 \text{ Volt}$$

Το fan-out είναι η δυνατότητα που έχει μια πύλη να οδηγήσει άλλες όμοιες πύλες δίχως το τρανζίστορ στην έξοδο της πύλης να κινδυνεύει να βγει εκτός των περιοχών λειτουργίας του (αποκοπή και κόρος).

Το όριο για το fan-out δίδεται όταν το BJT είναι στον κόρο, τραβάει ρεύμα $i_{c,Sat}$ και από τον ακροδέκτη της εξόδου Y φεύγει ρεύμα $N * I_1$, όπου I_1 το ρεύμα που απαιτεί στην είσοδό της η κάθε επόμενη πύλη και N ο αριθμός τέτοιων πυλών και υπολογίζεται ως εξής:

$$i_B = 0,4 \text{ mA} \quad (\text{όπως είδαμε σε προηγούμενη άσκηση})$$

$$i_{c,Sat} \approx 1 \text{ mA} \quad (\text{όπως είδαμε σε προηγούμενη άσκηση})$$

$$30 \leq \beta_F \leq 50$$

$$\frac{i_{c,Sat}}{i_B} \approx 2 \ll \beta_F, \text{ άρα το τρανζίστορ } Q \text{ είναι σχετικά βαθιά στον κόρο και έχει αρκετά}$$

ακόμα περιθώρια από το παρεχόμενο ρεύμα, επομένως μπορεί να οδηγήσει και επόμενες βαθμίδες.

Το ρεύμα που τραβάει στην είσοδό της μια πύλη DTL εξαρτάται από την κατάσταση στην οποία βρίσκεται. Εάν δεν άγει καμία δίοδος (είσοδος HIGH), τότε η πύλη δεν τραβάει ρεύμα. Για αυτό τον λόγο το fan out της πύλης αυτής καθορίζεται από την κατάσταση όπου η δίοδος άγει (είσοδος LOW), που σημαίνει ότι η αντίστοιχη πύλη που το οδηγεί έχει το τρανζίστορ στον κόρο.

Εάν τουλάχιστον μια διόδος είναι ορθά πολωμένη, τότε απαιτείται ρεύμα από την προηγούμενη βαθμίδα. Το όριο του $i_{c,Sat}$ υπολογίζεται:

$$i_{c,Sat} = \frac{V_{cc} - V_{CE,Sat}}{R_C}$$

Εάν κάθε πύλη θέλει ρεύμα I_1 στην εισόδου της και η πύλη οδηγεί N τέτοιες πύλες τότε το συνολικό ρεύμα που θα ρέει στην R_C είναι:

$$i_{c,total} = i_{c,Sat} + N * I_1$$

Πρέπει να προσδιοριστούν τα $i_{c,total}$ και I_1 ούτως ώστε το τρανζίστορ να παραμείνει με ασφάλεια μέσα στον κόρο.

Η τάση εισόδου της επόμενης βαθμίδας είναι η τάση εξόδου της προηγούμενης, δηλαδή $V_o = V_{CE,Sat}$ που οδηγεί στην ορθή πόλωση της διόδου εισόδου.

Επομένως, με $V_{in} = V_A = V_{CE,Sat} = 0,1$ Volt, η D_1 είναι ορθά πολωμένη και στον κόμβο X προκύπτει ότι:

$$V_x = V_{D1} + V_A = 0,8 \text{ Volt}$$

Με εφαρμογή του KCL στον κόμβο X προκύπτει ότι:

$$I_{vcc} = I_{D1} + I_{D3}$$

$$I_{vcc} = \frac{V_{cc} - V_x}{R_1} \quad \rightarrow \quad I_{R1} = 1,6 \text{ mA}$$

$$I_{D3} = \frac{V_x - V_{D3} - V_{D4} - (-V_{BB})}{R_2} \quad \rightarrow \quad I_{D3} = 0,28 \text{ mA}$$

Επομένως το ρεύμα εισόδου της DTL πύλης είναι $I_1 = I_{D1} = 1,32 \text{ mA}$

Για να παραμείνει το τρανζίστορ Q στον κόρο πρέπει να ισχύει:

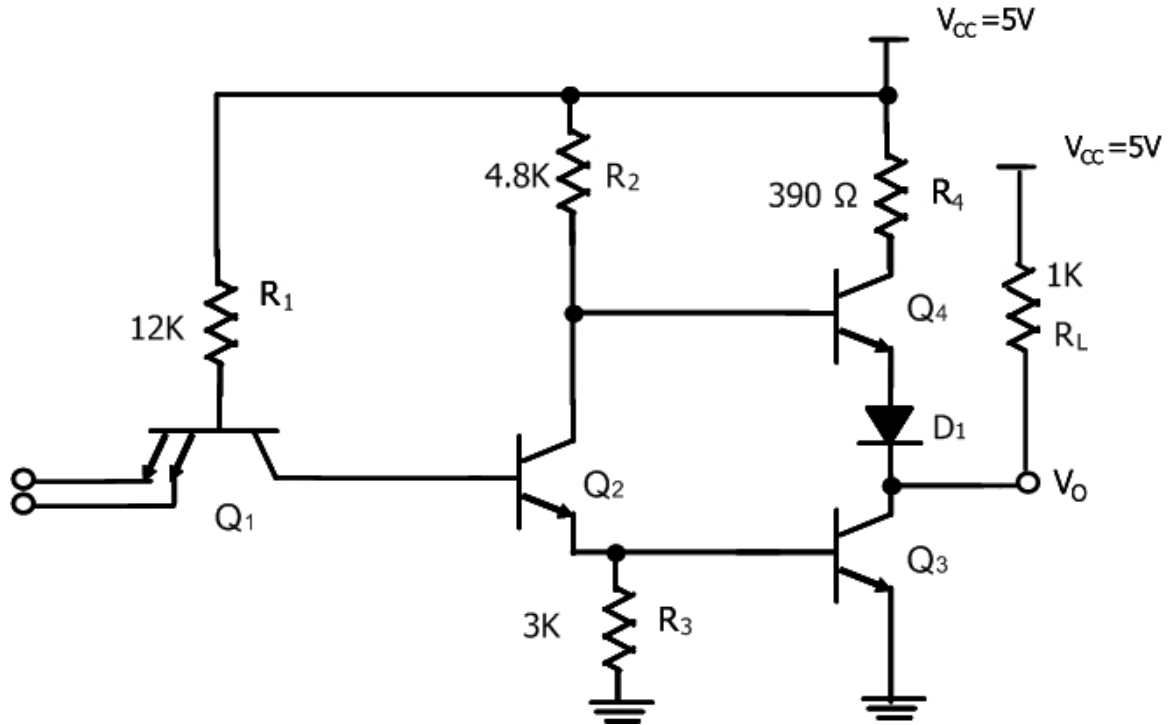
$$i_{c,total} \leq \beta_F * i_B \quad \rightarrow \quad i_{c,Sat} + N * I_1 \leq \beta_F * i_B \quad \rightarrow$$

$$1 \text{ mA} + N * 1,32 \text{ mA} \leq 30 * 0,4 \text{ mA} \quad \rightarrow \quad N \leq 8$$

Άρα η πύλη DTL έχει δυνατότητα οδήγησης μέχρι και 8 πύλες ($\text{fan-out}_{DTL} = 8$).

ΑΣΚΗΣΗ 6

Θεωρούμε μία παραλλαγή της πύλης TTL που εικονίζεται στο Σχ. 4, στην οποία όλες οι αντιστάσεις έχουν τριπλασιαστεί. Για είσοδο ψηλά υπολογίστε όλες τις τάσεις των κόμβων και τα ρεύματα κλάδων με $\beta_F=30$, $\beta_R=0.01$, $V_{BE}=0.7V$ και φορτίο $1K\Omega$ συνδεδεμένο στην τροφοδοσία $5V$.



Σχήμα 4.

$$I_{B,Q1} = \frac{V_{CC} - V_{BC,Q1} - V_{BE,Q2} - V_{BE,Q3}}{R_1} = \frac{5 - 0,7 - 0,7 - 0,7}{12K} = 0,24mA$$

$$I_{B,Q2} = I_{B,Q1}(1 + \beta_R) = 0,24mA$$

$$I_{C,Q2} = \frac{V_{CC} - V_{CE,Q2}}{(R_2 + R_3)} = \frac{5 - 0,1}{4,8 + 3} = 0,63mA$$

$$I_{E,Q2} = I_{B,Q2} + I_{C,Q2} = 0,24 + 0,63 = 0,87mA$$

$$I_{B,Q3} = I_{E,Q2} - \frac{V_{BE,Q3}}{R_3} = 0,87 - \frac{0,7}{3K} = 0,64mA$$

$$I_{C,Q3} = \frac{V_{CC} - V_{CE,Q3}}{R_L} = \frac{5 - 0,1}{1K} = 4,9mA \text{ \u03c1\u03c1\u03b1}$$

$$\beta_{Fmin} = \frac{I_{C,Q3}}{I_{B,Q3}} = \frac{4,9}{0,63} = 7,8 \leq 30 \text{ \u03c1\u03b1\u03b9 \u03c3\u03c5\u03bd\u03b5\u03c0\u03c9\u03c3 \u03c4\u03bf Q3 \u03b5\u03b9\u03bd\u03b1 \u03c3\u03c4\u03bf\u03bd \u03ba\u03c1\u03bf.}$$

Ο\u03b9 \u03c4\u03ac\u03c3\u03b5\u03b9\u03c3 \u03c3\u03c4\u03bf\u03c5 \u03ba\u03cc\u03bc\u03b2\u03bf\u03c5\u03c3 \u03b5\u03b9\u03bd\u03b1\u03b9:

$$V_{B,Q3} = 0,7V \quad V_{C,Q2} = 0,8V$$

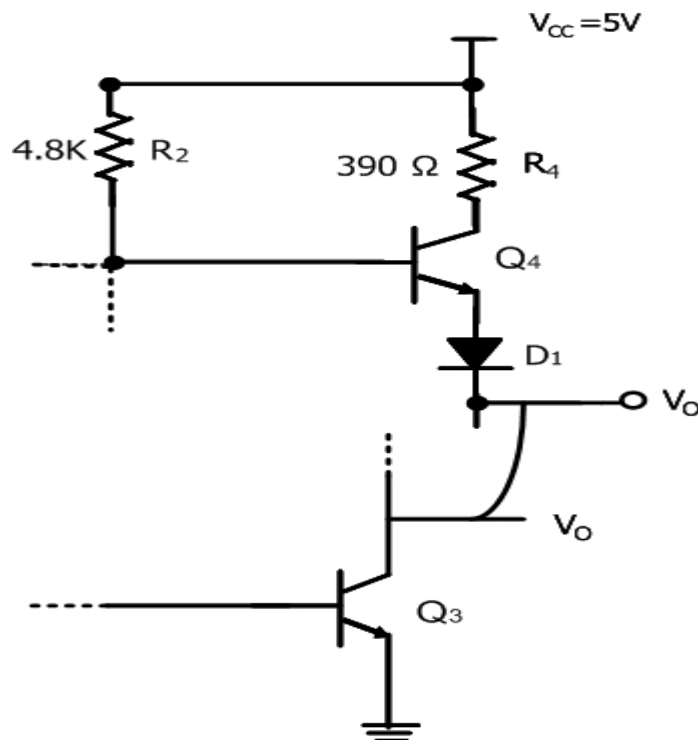
$$V_{C,Q3} = 0,1V \quad V_{C,Q4} = 5V$$

$$V_{B,Q2} = 1,4V \quad V_{E,Q4} = 0,45V$$

$$V_{B,Q1} = 2,1V$$

ΑΣΚΗΣΗ 7

\u0394\u03cd\u03bf \u03c0\u03cd\u03bb\u03b5\u03c3 TTL \u03bc\u03b5 \u03c4\u03c1\u03b9\u03c0\u03bb\u03b1\u03c3\u03b9\u03b1\u03c3\u03bc\u03b5\u03bd\u03b5\u03c3 \u03b1\u03bd\u03c4\u03b9\u03c3\u03c4\u03ac\u03c3\u03b5\u03b9\u03c3 \u03c0\u03bf\u03c5 \u03c0\u03b5\u03c1\u03b9\u03b3\u03c1\u03ac\u03c6\u03b1\u03bc\u03b5 \u03c3\u03c4\u03b7\u03bd \u03ac\u03c3\u03ba\u03b7\u03c3\u03b7 6, \u03b7 \u03bc\u03b9\u03ac \u03bc\u03b5 \u03b5\u03b9\u03c3\u03bf\u03b4\u03bf \u03c7\u03b1\u03bc\u03b7\u03bb\u03ac \u03c1\u03b1\u03b9 \u03b7 \u03ac\u03bb\u03b7 \u03bc\u03b5 \u03b5\u03b9\u03c3\u03bf\u03b4\u03bf \u03c8\u03b7\u03bb\u03ac \u03b5\u03c7\u03bf\u03bd \u03c4\u03b9\u03c3 \u03b5\u03be\u03cc\u03b4\u03bf\u03c5 \u03c4\u03bf\u03c5 \u03ba\u03ac\u03c4\u03ac \u03bb\u03ac\u03b8\u03bf\u03c3 \u03b5\u03bd\u03c9\u03bc\u03b5\u03bd\u03b5\u03c3 \u03b5\u03c4\u03c1\u03b9 \u03cc\u03c0\u03c9\u03c3 \u03c6\u03b1\u03b9\u03bd\u03b5\u03c4\u03b1 \u03c3\u03c4\u03bf \u03a3\u03c7. 5. \u039c\u03b9 \u03b5\u03be\u03cc\u03b4\u03bf\u03c3 \u03c0\u03c1\u03bf\u03ba\u03cd\u03c0\u03c4\u03b5\u03b9; \u039c\u03b9 \u03c1\u03b5\u03c5\u03bc\u03b1 \u03c0\u03b5\u03c1\u03bd\u03ac \u03b1\u03c0\u03cc \u03c4\u03bf \u03b2\u03c1\u03b1\u03c7\u03c5\u03ba\u03cd\u03ba\u03c7\u03bf\u03bc\u03b1;



\u03a3\u03c7\u03b7\u03bc\u03b1 5.

Στην προηγούμενη άσκηση μελετήσαμε αντίστοιχου τύπου πύλη TTL, με είσοδο HIGH, και υπολογίσαμε όλες της τάσεις κόμβων και ρεύματα κλάδων. Η διαφορά εδώ είναι ότι στην έξοδο δεν συνδέεται πλέον μια αντίσταση φορτίου R_L , αλλά η έξοδος της άλλης πύλης με έξοδο LOW.

Στην προηγούμενη άσκηση δείξαμε ότι το ρεύμα που ρέει στην βάση του τρανζίστορ Q3 είναι: $I_{B,Q3} = 0,64mA$, ανεξάρτητο του φορτίου που συνδέεται στην έξοδο. Συνεπώς το μέγιστο ρεύμα συλλέκτη θα είναι: $I_{C,Q3} = \beta_F \cdot I_{B,Q3} = 30 \cdot 0,64mA = 19,2mA$.

Στην περίπτωση κατά την οποία η είσοδος της TTL είναι LOW, τότε τα Q2 και Q3 είναι στην αποκοπή. Άγει το τρανζίστορ Q4, και η δίοδος D που καθορίζουν την τιμή της εξόδου. Αφού οι έξοδοι των πυλών είναι βραχυκυκλωμένες, τότε όπως φαίνεται και από το σχήμα, το ρεύμα εξόδου θα είναι ίσο με τα 19,2mA που βρήκαμε πιο πριν για τον συλλέκτη του Q3.

Θα υπολογίσουμε την τάση εξόδου της πύλης για ρεύμα εξόδου ίσο με 19,2mA. Έτσι λοιπόν είναι:

$$I_{E,Q4} = I_{B,Q4} + I_{C,Q4} = I_{B,Q4} + \beta_F I_{B,Q4} = (\beta_F + 1)I_{B,Q4}$$

$$\frac{I_{C,Q4}}{I_{E,Q4}} = \frac{\beta_F I_{B,Q4}}{(\beta_F + 1)I_{B,Q4}} = \frac{\beta_F}{\beta_F + 1}$$

Όμως λόγω των βραχυκυκλωμένων εξόδων είναι:

$$I_{E,Q4} = I_{C,Q3} = 19,2mA$$

$$V_{C,Q4} = V_{CC} - R_4 \cdot I_{C,Q4} = V_{CC} - R_4 \cdot \frac{\beta_F}{\beta_F + 1} I_{E,Q4} = 5 - 0,39 \cdot 19,2 \frac{30}{31} = -2,25V$$

$$I_{B,Q4} = \frac{V_{CC} - V_{BE,Q4} - V_D - V_{CESAT,Q3}}{R_2} = 0,73mA$$

Λαμβάνοντας υπόψη ότι $30 \leq \beta_F \leq 50$, και την τιμή που προέκυψε για το ρεύμα του συλλέκτη, και την υπάρχουσα τιμή του ρεύματος βάσης, προκύπτει το τρανζίστορ Q4 λειτουργεί στην περιοχή του κόρου, όπως και το Q3 της άλλης πύλης. Το ρεύμα που ρέει μέσα από τα δύο τρανζίστορ θα είναι:

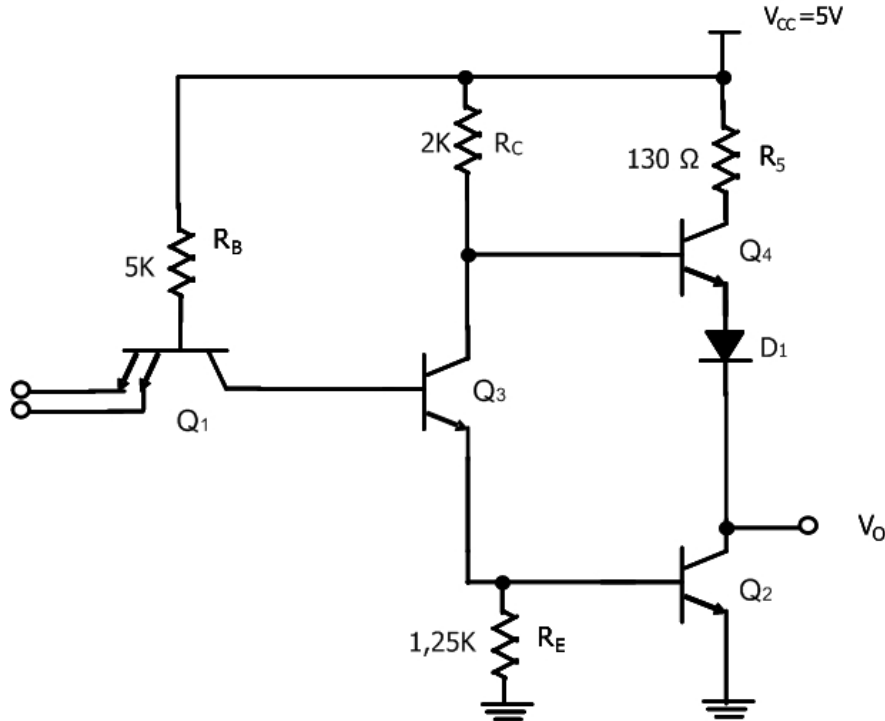
$$I = I_{B,Q4} + I_{C,Q4}$$

$$I_{C,Q4} = \frac{V_{CC} - V_{CESAT,Q3} - V_D - V_{CESAT,Q4}}{R_4} = 10,51mA$$

$$I = 11,24mA \leq 19,2mA$$

ΑΣΚΗΣΗ 8

Να υπολογίσετε το όριο fan out για την τυπική πύλη TTL στο Σχ. 6, αν $R_B=5\text{ K}\Omega$, $R_C=2\text{ K}\Omega$, $R_E=1.25\text{ K}\Omega$, $\beta_R=0.05$, $\beta_F=20$. Να υποθέσετε ότι η V_{OH} δεν πρέπει να ελαττωθεί κάτω από τα 2.4V.



Σχήμα 6.

Για τάση εισόδου $V_{high}=2.4V$ θεωρούμε ότι έχουμε κανονική είσοδο HIGH, άρα τα τρανζίστορ Q_3 και Q_2 βρίσκονται στον κόρο, ενώ το Q_1 στην ανάστροφη ενεργό περιοχή, σύμφωνα με την γνωστή κυκλωματική ανάλυση.

Είναι λοιπόν,

$$I_{C,Q1} = (\beta_R + 1) \cdot I_{B,Q1} = (\beta_R + 1) \cdot \frac{V_{CC} - V_{BC,Q1} - V_{BE,Q3} - V_{BE,Q2}}{R_B} = 1.05 \cdot \frac{5 - 0.7 - 0.8 - 0.8}{5K} = 0.54mA$$

$$I_{C,Q3} = \frac{V_{CC} - V_{CE,Q3} - V_{BE,Q2}}{R_C} = \frac{5 - 0.2 - 0.8}{2K} = 2mA$$

$$I_{B,Q2} = I_{C,Q1} + I_{C,Q3} - I_{RE} = I_{C,Q1} + I_{C,Q3} - \frac{V_{BE,Q2}}{R_E} = 0.54 + 2 - \frac{0.8}{1.25K} = 1.95mA$$

$$I_{C,Q2\max} = \beta_F \cdot I_{B,Q2} = 38mA$$

Το ρεύμα που ρέει από κάθε είσοδο που οδηγείται σε LOW είναι:

$$I_{E,Q1} = \frac{V_{CC} - V_{BE,Q1} - V_{I,LOW}}{R_B} = \frac{5 - 0.8 - 0.2}{5K} = 0.8mA$$

αφού με $V_I = low$ το τρανζίστορ Q_1 βρίσκεται στην περιοχή του κόρου και επόμενα $V_{BE,Q1,Sat} = 0.8 V$

Επόμενως το fan – out προκύπτει ότι είναι ίσο με:

$$\frac{I_{C,Q2}}{\beta_F} \leq i_{B,Q2} \rightarrow \frac{N * 0.8mA}{\beta_F} \leq i_{B,Q2} \rightarrow fan - out = 47$$

Θα πρέπει να σημειωθεί ότι όταν μεταβαίνει η είσοδος της πύλης από υψηλή στάθμη σε χαμηλή στάθμη, τότε το ρεύμα στην είσοδο της πύλης δεν ισούται με 0.8 mA, διότι αυτό αντιστοιχεί στο στατικό ρεύμα για είσοδο σε χαμηλή στάθμη. Κατά την μετάβαση της εισόδου από υψηλή στάθμη σε χαμηλή στάθμη, παρουσιάζεται πολύ μεγαλύτερο ρεύμα που εξέρχεται από τον εκπομπό του τρανζίστορ Q_1 και το οποίο οφείλεται στα φορτία κόρου που υπάρχουν στα τρανζίστορ Q_2 και Q_3 και τα οποία αποσύρονται κατά την μετάβαση της εισόδου. Για ένα μικρό χρονικό διάστημα τα τρανζίστορ Q_2 και Q_3 βρίσκονται στην περιοχή του κόρου και προκύπτει ότι:

$$V_{B,Q3} = 1.6 V$$

$$V_{E,Q1} = 0.2 V$$

Κατά την μετάβαση το τρανζίστορ Q_1 βρίσκεται στην ενεργό περιοχή και προκύπτει ότι:

$$I_{E,Q1} = \beta_F * I_{B,Q1}$$

Επόμενα το ρεύμα στην είσοδο της πύλης είναι $\beta_F + 1$ φορές μεγαλύτερο από αυτό που βρέθηκε πριν (σαν $i_{E,Q1}$). Για να βρεθεί η είσοδος σε χαμηλή τάση χωρίς καθυστέρηση θα πρέπει το ρεύμα που δίνει το τρανζίστορ Q_1 να είναι μικρότερο από αυτό που μπορεί να απορροφήσει ο συλλέκτης του τρανζίστορ Q_2 . Από τα παραπάνω το δυναμικό fan – out προκύπτει από:

$$\frac{I_{C,Q2}}{\beta_F} \leq i_{B,Q2} \rightarrow \frac{N * (\beta_F + 1) * i_{E,Q1}}{\beta_F} \leq i_{B,Q2} \rightarrow \text{Δυναμικό fan - out} = 2$$